

IS09 - Introducción a los Computadores

Primer parcial - 07 de febrero de 2002.

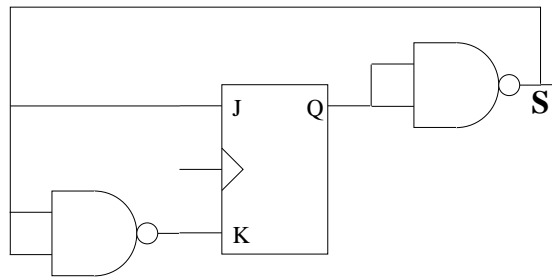
Ingeniería Técnica en Informática de Sistemas.

La duración del examen es de 3 horas

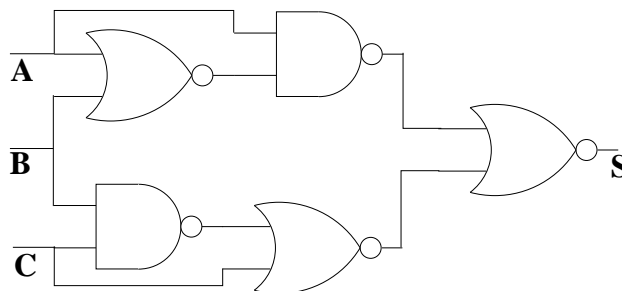
1. Preguntas teóricas (5 puntos)

El peso de todas las preguntas es el mismo.

1. Explica claramente la diferencia de funciones entre la unidad de memoria y la de entrada/salida en un computador.
2. Una de las versiones del computador básico disponía de las instrucciones `divide d0, d1, d2` y `modulo d0, d1, d2` para obtener, respectivamente, el cociente y el resto de la división. Justificar, a la vista del conjunto de instrucciones, de la organización del computador y de las fases de ejecución, la problemática de incluir una única instrucción que devolviera tales dos valores.
3. Representar los números 128 y -128 en los formatos signo-magnitud, exceso 128 y complemento a 2. Utilizad en cada formato el número de bits mínimo necesario para poder representar ambos números.
4. Suponiendo que inicialmente el valor de Q es '0', describe justificadamente la salida del circuito de la figura.



5. Obtén la tabla de verdad del circuito de la figura.



2. Problemas (5 puntos)

El peso de todos los problemas es el mismo.

1. Dado el código que aparece a continuación, indica el número de veces que se ejecuta la instrucción de salto y el valor de las posiciones de memoria d0, d1, d2, d3 y d4 al terminar la ejecución.

```
movec    d0, 0
movec    d2, 0
sumac    d1, d0, 4
DENTRO: suma    d3, d2, d2
suma     d4, d3, d3
suma     d4, d4, d4
suma     d3, d3, d4
sumac    d2, d3, 1
restac   d1, d1, 1
salta>= d1, d0, DENTRO
fin
```

2. Especifica la máquina de estados (autómata) de un sumador serie capaz de operar con números expresados en binario y en complemento a 2. Para ello dispondrá de dos entradas adicionales (además de las dos de los números a sumar):
 - **Entrada F**: indicará, cuando valga uno, que los bits de datos introducidos son los últimos (los de mayor peso) de los números a sumar.
 - **Entrada T**: indicará el tipo de número: binario natural cuando valga '0' y complemento a dos cuando valga '1'.

En base a estas entradas, el sumador debe ser capaz de detectar errores por desbordamiento en los rangos de representación, que indicará mediante la salida correspondiente.

3. El computador básico ejecuta las instrucciones en cuatro fases, según un modelo de ejecución secuencial. La parte superior de la figura ilustra este modelo de ejecución: para cada instrucción, se ejecutan sus cuatro fases antes de pasar a la siguiente. Sin embargo, los procesadores actuales emplean un modelo de ejecución solapada, en el cual las diferentes fases de diferentes instrucciones se ejecutan a la vez, según aparece en la parte inferior de la figura.

Suponed un procesador que ejecute las mismas instrucciones que el computador básico, con las mismas fases de ejecución, pero mediante un modelo de ejecución solapada. ¿Cómo afectaría esto a la ejecución del fragmento de código que aparece en la figura? ¿Coincidiría el resultado con el de la ejecución secuencial? Responded detalladamente a estas preguntas, teniendo en cuenta las fases de ejecución de las instrucciones.

